

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-059673

(43) Date of publication of application : 25.02.2000

51) Int. Cl.

HO4N 5/232

HO4N 5/238

21) Application number : 10-220553

(71)Applicant : RICOH CO LTD

22) Date of filing : 04.08.1998

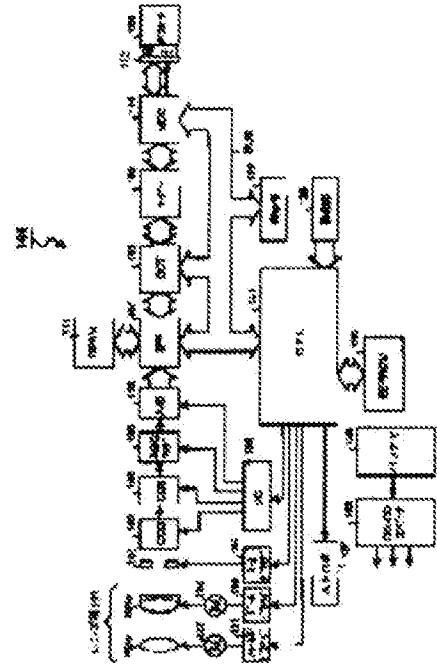
(72)Inventor : HATA DAISUKE

54) DIGITAL CAMERA

## 57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a digital camera with which the timing error to start controlling a system is prevented when determining the relevant start timing with an inputted vertical synchronizing signal as a reference through a CPU.

**SOLUTION:** A CPU 121 measures the cycle of the vertical synchronizing signal inputted from an IPP 107 based on the oscillation frequency of an internal ceramic oscillator and determines the timing to start controlling the system with the vertical synchronizing signal as the reference. In such a case, based on the measured cycle of the vertical synchronizing signal, the timing to start controlling the controlled system is corrected. Thus, when determining the timing to start controlling the controlled system with the vertical synchronizing signal as the reference, the controlled system can be controlled at the start timing of little error.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-59673

(P2000-59673A)

(43) 公開日 平成12年2月25日 (2000.2.25)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

キーワード (参考)

H 0 4 N 5/232

H 0 4 N 5/232

Z 5 C 0 2 2

5/238

5/238

Z

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号

特願平10-220553

(22) 出願日

平成10年8月4日 (1998.8.4)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 畑 大介

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

(74) 代理人 100089118

弁理士 酒井 宏明

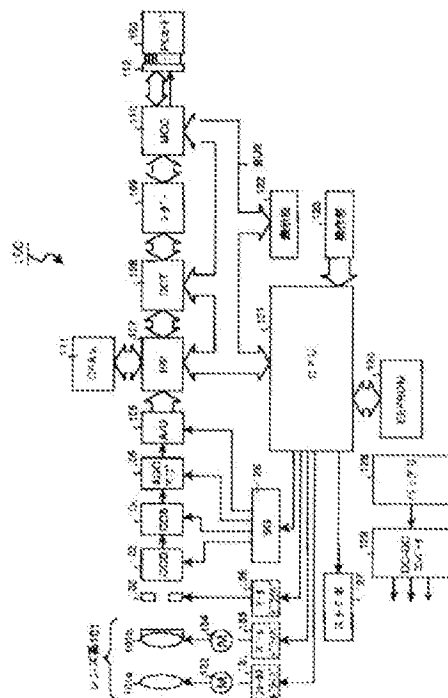
Fターム (参考) 5C022 AA13 AB15 AC42 AC69 AC73

(54) 【発明の名称】 デジタルカメラ

(57) 【要約】

【課題】 CPUが入力される垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、当該開始タイミングの誤差を防止したデジタルカメラを提供すること。

【解決手段】 CPU121は、IPF107から入力される垂直同期信号の周期を、内部のセラミック発振子の発振周波数に基づいて測定し、当該垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、測定した垂直同期信号の周期に基づき、制御対象の制御の開始タイミングを補正する。



## 【特許請求の範囲】

【請求項1】 CPUにより装置内の各部の動作を制御するデジタルカメラにおいて、

前記CPUは、

入力される垂直同期信号の周期を、内部の発振素子の発振周波数に基づいて測定する垂直同期信号測定手段と、前記垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、前記測定した垂直同期信号の周期に基づき、前記制御対象の制御の開始タイミングを補正する補正手段と、を備えたことを特徴とするデジタルカメラ。

【請求項2】 請求項1に記載のデジタルカメラにおいて、前記測定した時間垂直同期信号の周期にリミットを設けたことを特徴とするデジタルカメラ。

【請求項3】 請求項1に記載のデジタルカメラにおいて、前記垂直同期信号測定手段は、垂直同期信号の周期を複数回測定し、当該複数回の平均値を垂直同期信号の周期の測定値とすることを特徴とするデジタルカメラ。

【請求項4】 請求項1に記載のデジタルカメラにおいて、前記制御対象はストロボ光であることを特徴とするデジタルカメラ。

【請求項5】 請求項2に記載のデジタルカメラにおいて、垂直同期信号測定手段は、前記垂直同期信号がNTSC方式またはPAL方式であるかを判定した後に、測定した時間垂直同期信号の周期がリミット内であるかを判定することを特徴とするデジタルカメラ。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、デジタルカメラに関し、詳細には、CPUにより装置内の各部の動作を制御するデジタルカメラに関する。

【0002】

【従来の技術】例えば、CPUの発振周波数を補正する方法としては、特開平5-75445号公報に記載されたものがある。従来より、発振素子としては、水晶発振子、セラミック発振子やCR発振子などが使用されている。一般に、デジタルカメラにおいては、デジタル信号処理部であるIPP (Image Pre Processor) の動作周波数には、水晶発振子を用いているのでかなり高精度である。これに対し、CPUの動作周波数は、コストや発振の立ち上がり時間が短いなどの関係上、安価なセラミック発振子を用いる場合が多い。CPUは、撮影などの処理を行う際に、IPPの垂直同期信号(vd)を起点に各制御のタイミングをとる場合が多く、その場合のタイミングの取り方は、垂直同期信号(vd)を割り込みで検出し、検出した時点からCPU内のタイマをスタートさせて規定時間経過後に、制御対象に処理を行うようにしている。

【0003】

【発明が解決しようとする課題】しかしながら、上記の

如く、IPP側では、高価な水晶発振子を用いているため発振周波数の誤差が少なくなるのに対して、CPU側では、安価なセラミック発振子を用いているので、発振周波数の誤差が大きくなり時間精度が悪くなる。そのため、CPUが、IPPから入力される垂直同期信号(vd)を基準として、制御対象の制御の開始タイミングを決定した場合に誤差が生じるという問題がある。

【0004】本発明は、上記に鑑みてなされたものであり、CPUが入力される垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、当該開始タイミングの誤差を防止したデジタルカメラを提供することを目的とする。

【0005】

【課題を解決するための手段】上述した課題を解決するために、請求項1に係るデジタルカメラは、CPUにより装置内の各部の動作を制御するデジタルカメラにおいて、前記CPUは、入力される垂直同期信号の周期を、内部の発振素子の発振周波数に基づいて測定する垂直同期信号測定手段と、前記垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、前記測定した垂直同期信号の周期に基づき、前記制御対象の制御の開始タイミングを補正する補正手段とを備えたものである。

【0006】また、請求項2に係るデジタルカメラは、請求項1に係るデジタルカメラにおいて、前記測定した時間垂直同期信号の周期にリミットを設けたものである。

【0007】また、請求項3に係るデジタルカメラは、請求項1に係るデジタルカメラにおいて、前記垂直同期信号測定手段は、垂直同期信号の周期を複数回測定し、当該複数回の平均値を垂直同期信号の周期の測定値とするものである。

【0008】また、請求項4に係るデジタルカメラは、請求項1に係るデジタルカメラにおいて、前記制御対象をストロボ光としたものである。

【0009】また、請求項5に係るデジタルカメラは、請求項2に記載のデジタルカメラにおいて、垂直同期信号測定手段は、前記垂直同期信号がNTSC方式またはPAL方式であるかを判定した後に、測定した時間垂直同期信号の周期がリミット内であるかを判定するものである。

【0010】

【発明の実施の形態】以下に添付図面を参照して、この発明に係るデジタルカメラの好適な実施の形態を詳細に説明する。

【0011】図1は、本実施の形態に係るデジタルカメラの構成図である。同図において、100はデジタルカメラを示しており、デジタルカメラ100は、レンズ系101、絞り・フィルタ一部を含むメカ機構102、CCD103、CDS回路104、可変利得増幅器(A

GCアンプ) 105、A/D変換器106、IPP107、DCT108、コーダー109、MCC110、DRAM111、PCカードインタフェース112、CPU121、表示部122、操作部123、SG(制御信号生成)部126、ストロボ装置127、バッテリー128、DC-DCコンバータ129、EEPROM130、フォーカスドライバ131、パルスモータ132、ズームドライバ133、パルスモータ134、モータドライバ135を具備して構成されている。また、PCカードインタフェース112を介して着脱可能なPCカード150が接続されている。

【0012】レンズユニットは、レンズ101系、絞り・フィルタ部等を含むメカ機構102からなり、メカ機構102のメカニカルシャッタは2つのフィールドの同時露光を行う。レンズ系101は、例えば、バリオフォーカルレンズからなり、フォーカスレンズ系101aとズームレンズ系101bとで構成されている。

【0013】フォーカスドライバ131は、CPU121から供給される制御信号に従って、パルスモータ132を駆動して、フォーカスレンズ系101aを光軸方向に移動させる。ズームドライバ133は、CPU121から供給される制御信号に従って、パルスモータ132を駆動して、ズームレンズ系101bを光軸方向に移動させる。また、モータドライバ135は、CPU121から供給される制御信号に従ってメカ機構102を駆動し、例えば、絞りの絞り値を設定する。

【0014】CCD(電荷結合素子)103は、レンズユニットを介して入力した映像を電気信号(アナログ画像データ)に変換する。CDS(相関2重サンプリング)回路104は、CCD型撮像素子に対する低雑音化のための回路である。

【0015】また、AGCアンプ105は、CDS回路104で相関2重サンプリングされた信号のレベルを補正する。なお、AGCアンプ105のゲインは、CPU121により、CPU121が内蔵するD/A変換器を介して設定データ(コントロール電圧)がAGCアンプ105に設定されることにより設定される。さらにA/D変換器106は、AGCアンプ105を介して入力したCCD103からのアナログ画像データをデジタル画像データに変換する。すなわち、CCD103の出力信号は、CDS回路104およびAGCアンプ105を介し、またA/D変換器106により、最適なサンプリング周波数(例えば、NTSC信号のサブキャリア周波数の整数倍)にてデジタル信号に変換される。

【0016】また、デジタル信号処理部であるIPP(Image Pre-Processor)107、DCT(Discrete Cosine Transform)108、およびコーダー(Buffer Encoder/Decoder)109は、A/D変換器106から入力したデジタル画像データについて、色差(Cb、Cr)と輝度(Y)に分けて各種処理、補正および画像圧

縮/伸長のためのデータ処理を施す。また、IPP107はCPU121に、垂直同期信号(vd)、水平同期信号(Hd)等のタイミング信号を出力する。なお、IPP(Image Pre-Processor)107は、内部クロック(動作周波数)として水晶発振子の発振周波数を使用している。

【0017】さらに、MCC(Memory Card Controller)110は、圧縮処理された画像を一旦蓄えてPCカードインタフェース112を介してPCカード150への記録、或いはPCカード150からの読み出しを行う。

【0018】CPU121は、ROMに格納されたプログラムに従ってRAMを作業領域として使用して、操作部123からの指示、或いは図示しないリモコン等の外部動作指示に従い、上記デジタルカメラ内部の全動作を制御する。具体的には、CPU121は、撮像動作、ストロボ発光動作、自動露出(AE)動作、自動ホワイトバランス(AWB)調整動作や、AF動作等の制御を行う。なお、CPU121の内部クロック(動作周波数)としてセラミック発振子の発振周波数を使用している。

【0019】また、カメラ電源はバッテリー128、例えば、NiCd、ニッケル水素、リチウム電池等から、DC-DCコンバータ129に入力され、当該デジタルカメラ内部に供給される。

【0020】表示部122は、LCD、LED、EL等で実現されており、撮影したデジタル画像データや、伸長処理された記録画像データ等の表示を行う。操作部123は、機能選択、撮影指示、およびその他の各種設定を外部から行うためのボタンを備えている。EEPROM130には、CPU121がデジタルカメラの動作を制御する際に使用する調整データ等が書き込まれている。また、ストロボ装置127は、CPU121から出力される制御信号に基づいてストロボ光を発光する。

【0021】上記したデジタルカメラ100(CPU121)は、被写体を撮像して得られる画像データをPCカード150に記録する記録モードと、PCカード150に記録された画像データを表示する表示モードと、撮像した画像データを表示部122に直接表示するモニタリングモード等を備えている。

【0022】つぎに、CPU121が実行する、IPP107から入力される垂直同期信号(vd)を基準にして制御対象の制御の開始タイミングを決定する動作を、ストロボ発光の同期制御を例に挙げて説明する。図2はCPU121により実行される垂直同期信号(vd)の周期の測定処理を説明するためのフローチャートである。図3は、CPU121により実行されるストロボ発光タイミングの計算処理を説明するためのフローチャートである。

【0023】IPP107側では、高価な水晶発振子を用いているため発振周波数の誤差が少なくなるのに対し

て、CPU121側では、安価なセラミック発振子を用いているので、発振周波数の誤差が大きくなり時間精度が悪くなる。そのため、CPU121が、1PP107から入力される垂直同期信号(vd)を基準として、制御対象の制御の開始タイミングを決定した場合に誤差が生じる。そこで、本実施の形態では、CPU121は、1PP107から入力される垂直同期信号の周期を、内部の動作周波数(セラミック発振子の発振周波数)に基づいて測定し、当該垂直同期信号(vd)を基準としてストロボ光の発光タイミングを決定する場合に、測定した垂直同期信号の周期に基づきストロボ光の発光タイミングを補正する。

【0024】図2を参照して、CPU121により実行される垂直同期信号(vd)の周期の測定処理を説明する。まず、図2で使用される変数を説明する。

tcnt1 : CPU内のタイマ(フリーラン)のカウンタ値

vd\_time : CPU内のタイマのカウント単位で測定した垂直同期信号(vd)の周期(vd時間)

vd\_time1 : vd時間測定のためのタイマのカ

ント値を記憶する変数

【0025】図2において、1PP107から、vdHEAD(フレーム垂直同期信号)またはvd(垂直同期信号)によりCPU121に割り込みが行われると(ステップS100)、CPU121は、内部の動作周波数(セラミック発振子の発振周波数)に従って内部のタイマを使用してvd時間(垂直同期信号の周期)の測定を行う(ステップS101)。具体的には、vd時間の測定は、 $itv1\_tmp = tcnt1$ 、 $vd\_time = itv1\_tmp - vd\_time1$ 、 $vd\_time1 = itv1\_tmp$ の演算により行う。このvd時間の測定は複数回行う。そして、複数回測定したvd時間の平均値を演算する(ステップS3)。

【0026】つぎに、図3を参照して、CPU121により実行されるストロボ発光タイミングの計算処理を説明する。下記表1は、vd\_timeの上記タイマのカウント単位での値の標準値を示す。この下記表1に示す内容は、デーク化されてROMに格納されている。

【0027】

【表1】

	vd	1.08642 $\mu$ SはCPU内タイマの時間カウント単位
NTSC	1/30秒	33,333 $\mu$ S/1.08642 $\mu$ S=30682 $\sim$ 7D
PAL (TV)	1/25秒	40 $\mu$ S/1.08642 $\mu$ S=36818 $\sim$ BFD2h
PAL (LCD)	1/36秒	27,762 $\mu$ S/1.08642 $\mu$ S=25554 $\sim$ 63D

【0028】図3において、まず、CPU121は、NTSC/PAL(TV/LCD)の判定を行う(ステップS200、S204)。具体的には、測定したvd\_timeにより、上記表1の各値と比較して、どのvd時間に近いかを判定して、NTSC、PAL(TV/LCD)のいずれかであるかを検出する。

【0029】上記判定(ステップS200、S204)の結果、NTSCである場合には、vd時間のリミット演算を行う(ステップS201)。具体的には、vd\_timeを表1の値のセラミック発振子の発振精度誤差分(例えば、 $\pm 0.5\%$ )の範囲をリミット範囲とし、vd\_timeをこの範囲の値とする。

【0030】続いて、CPU121は、シャッタ速度より、vdからストロボ発光までの時間、すなわち、標準のストロボ発光タイミング時間( $sy\_start\_time$ )を求める(ステップS201)。そして、標準のストロボ発光タイミング時間( $sy\_start\_time$ )を測定したvd時間(vd\_time)で補正演算する(ステップS203)。具体的には、補正ストロボ発光タイミング時間は、 $sy\_start\_time \times vd\_time$ (vd時間)/0x77daの演算により行う。ここで、0x77daは、標準のセラミック発振子の発振精度(例えば、 $\pm 0\%$ )

で、CPU121が測定するvd時間値である。また、標準のストロボ発光時間は、標準のセラミック発振子での値である。

【0031】CPU121は、タイマにsy\_start\_timeを設定し、タイマをスタートさせ、タイマの終了でストロボ装置127をストロボ発光させる。

【0032】他方、CPU121は、上記判定(ステップS200、S204)の結果、PAL(TV)である場合には、vd時間のリミット演算を行う(ステップS205)。具体的には、vd\_timeを表1の値のセラミック発振子の発振精度誤差分(例えば、 $\pm 0.5\%$ )の範囲をリミット範囲とし、vd\_timeをこの範囲の値とする。

【0033】続いて、CPU121は、シャッタ速度より、vdからストロボ発光までの時間、すなわち、標準のストロボ発光タイミング時間( $sy\_start\_time$ )を求める(ステップS206)。そして、標準のストロボ発光タイミング時間( $sy\_start\_time$ )を測定したvd時間(vd\_time)で補正演算する(ステップS207)。具体的には、補正ストロボ発光タイミング時間は、 $sy\_start\_time \times vd\_time$ (vd時間)/0x8fd2の演算により行う。ここで、0x8fd2は、標準

準のセラミック発振子の発振精度(例えば、 $\pm 0\%$ )で、CPU121が測定するPAL(TV)のvd時間値である。そして、CPU121は、タイマにsy\_start\_timeを設定し、タイマをスタートさせ、タイマの終了でストロボ装置127をストロボ発光させる。

【0034】また、CPU121は、上記判定(ステップS200、S304)の結果、PAL(LCD)である場合には、vd時間のリミット演算を行う(ステップS208)。具体的には、vd\_timeを表1の値のセラミック発振子の発振精度誤差分(例えば、 $\pm 0.5\%$ )の範囲をリミット範囲とし、vd\_timeをこの範囲の値とする。

【0035】続いて、CPU121は、シャッタ速度より、vdからストロボ発光までの時間、すなわち、標準のストロボ発光タイミング時間(sy\_start\_time)を求める(ステップS209)。そして、標準のストロボ発光タイミング時間(sy\_start\_time)を測定したvd時間(vd\_time)で補正演算する(ステップS207)。具体的には、補正ストロボ発光タイミング時間は、 $sy\_start\_time \times vd\_time / 0 \times 63d2$  (vd時間)  $\div 0 \times 63d2$  の演算により行う。ここで、 $0 \times 63d2$ は、標準のセラミック発振子の発振精度(例えば、 $\pm 0\%$ )で、CPU121が測定するPAL(CCD)のvd時間値である。そして、CPU121は、タイマにsy\_start\_timeを設定し、タイマをスタートさせ、タイマの終了でストロボ装置127をストロボ発光させる。

【0036】図4は、ストロボ発光タイミングを示すタイミングチャートであり、(A)はシャッタ速度1/250秒の場合のタイミングを示し、(B)はシャッタ速度1/8000秒の場合のタイミングを示す。同図において、(a)は垂直同期信号(vd)、(b)はストロボ発光タイミング(sy)、(c)はストロボ装置127の電荷蓄積リセット(sub)、(d)は画像取込み(ch1)を示す。

【0037】同図(A)に示すように、シャッタ速度1/250秒の場合には、ストロボ同期が良好である。他方、同図(B)に示すように、シャッタ速度1/8000秒の場合には、ストロボ同期はNGであり、sub(電荷蓄積リセット)中でch1(画像取込み)の後にストロボが発光している。シャッタ速度が高速になるとストロボが発光している時間の長さも問題となる。シャッタ速度=露光時間でストロボの発光が完了するのが望ましい。また、可能な限り最後のsub出力後にストロボの発光を開始するのが望ましいので、シャッタ速度以上の発光タイミング精度が必要となる。

【0038】以上説明したように、本実施の形態におい

ては、CPU121は、IPP107から入力される垂直同期信号の周期(vd時間)を、内部の動作周波数に基づいて測定し、当該垂直同期信号(vd)を基準にしてストロボ発光の発光タイミングを決定する場合に、測定した垂直同期信号の周期(vd時間)に基づき、ストロボ発光の発光タイミングを補正することとしたので、例えば、IPP107が水晶発振子を使用し、CPU121がセラミック発振子を使用した場合でもストロボ発光タイミングの誤差の発生を防止することができ、高連シャッタ時においてもストロボ同期を行うことが可能となる。すなわち、本実施の形態によれば、CPU121の発振子の精度をソフト的に補正することが可能となる。

【0039】また、本実施の形態においては、測定した垂直同期信号の周期(vd時間)にリミットを設けているので、垂直同期信号の周期(vd時間)の測定を誤った場合にも対応することが可能となる。付言すると、CPU121で使用されるセラミック発振子は、発振周波数精度が悪いと言っても、誤差は $\pm 1\%$ 程度であるため、補正の範囲も $\pm 1\%$ で良く、誤差がそれ以上となる場合は垂直同期信号の周期(vd時間)の測定を誤った可能性が高いためである。

【0040】また、本実施の形態においては、垂直同期信号の周期(vd時間)を複数回測定し、当該複数回の平均値を垂直同期信号の周期(vd時間)の測定値とすることとしたので、測定誤差の影響を少なくすることができる。

【0041】また、本実施の形態においては、IPP107から入力される垂直同期信号がNTSC方式またはPAL方式であるかを判定した後に、測定した時間垂直同期信号の時間がリミット内であるか否かを判定することとしたので、正確に時間垂直同期信号の周期(vd時間)を検出することが可能となる。

【0042】なお、上記した実施の形態においては、IPP107では水晶発振子を、CPU121ではセラミック発振子を用いているが、発振子はこれに限られるものではなく、信号の入力される側が、内部動作周波数を発振する発振子の精度が悪い場合には全て適用可能である。また、発振子の精度による差を補正する場合に限られず、環境上の精度の違い、例えば、温度、電圧特性での精度の違いを補正する場合にも適用可能である。

【0043】また、本実施の形態においては、IPP107の垂直同期信号(vd)を用いた場合について説明したが、垂直同期信号(vd)に限らず他の動作周波数的な信号についても適用できる。

【0044】また、本発明は、上記した実施の形態に限られるものではなく、発明の要旨を変更しない範囲で適宜変更を加えて実施可能である。

【0045】

【発明の効果】請求項1に係るデジタルカメラによれば、CPUにより装置内の各部の動作を制御するデジタ

ルカメラにおいて、CPUは、入力される垂直同期信号の周期を、内部の発振素子の発振周波数に基づいて測定する垂直同期信号測定手段と、当該垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、測定した垂直同期信号の周期に基づき、制御対象の制御の開始タイミングを補正する補正手段とを備えたこととしたので、垂直同期信号を基準にして制御対象の制御の開始タイミングを決定する場合に、誤差の少ない開始タイミングで制御対象を制御することが可能となる。

【0046】また、請求項2に係るデジタルカメラによれば、請求項1に係るデジタルカメラにおいて、測定した時間垂直同期信号の周期にリミットを設けたので、垂直同期信号の周期の測定を誤った場合にも対応することが可能となる。

【0047】また、請求項3に係るデジタルカメラによれば、請求項1に係るデジタルカメラにおいて、垂直同期信号測定手段は、垂直同期信号の周期を複数回測定し、当該複数回の平均値を垂直同期信号の周期の測定値とすることとしたので、測定誤差の影響を少なくすることができ。

【0048】また、請求項4に係るデジタルカメラによれば、請求項1に係るデジタルカメラにおいて、制御対象をストロボ光としたので、高速シャッター時においてもストロボ同期を行うことが可能となる。

【0049】また、請求項5に係るデジタルカメラによれば、請求項2に記載のデジタルカメラにおいて、垂直同期信号測定手段は、垂直同期信号がNTSC方式またはPAL方式であるかを判定した後に、測定した時間垂直同期信号の周期がリミット内であるかを判定することとしたので、正確に時間垂直同期信号の周期を測定することが可能となる。

【図面の簡単な説明】

【図1】本実施の形態に係るデジタルカメラの構成図である。

【図2】CPUにより実行される垂直同期信号(vd)の周期の測定処理を説明するためのフローチャートであ

る。

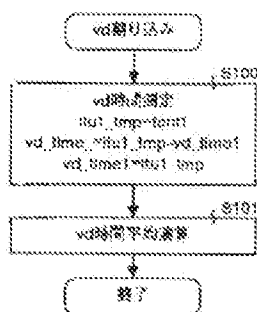
【図3】CPUにより実行されるストロボ発光タイミングの計算処理を説明するためのフローチャートである。

【図4】ストロボ発光タイミングを示すタイミングチャートである。

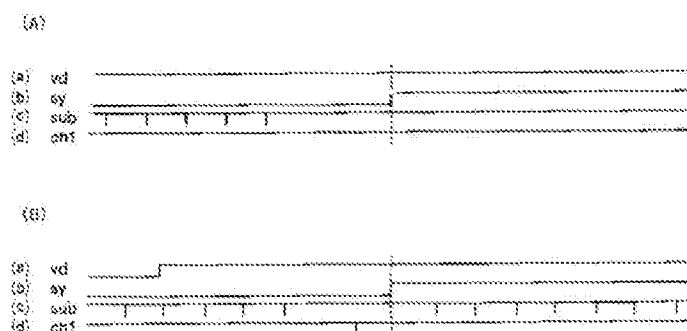
【符号の説明】

100	デジタルカメラ
101	レンズ系
101a	フォーカスレンズ系
101b	ズームレンズ系
102	オートフォーカス等を含むメカ機構
103	CCD(電荷結合素子)
104	CDS(相關2重サンプリング)回路
105	可変利得増幅器(AGCアンプ)
106	A/D変換器
107	IPP(Image Pre-Processor)
108	DCT(Discrete Cosine Transform)
109	コーダー(Huffman Encoder/Decoder)
110	MCC(Memory Card Controller)
111	RAM(内部メモリ)
112	PCカードインタフェース
121	CPU
122	表示部
123	操作部
126	SG部
127	ストロボ
128	バッテリー
129	DC-DCコンバータ
130	EEPROM
131	フォーカスドライバ
132	パルスモータ
133	ズームドライバ
134	パルスモータ
135	モータドライバ
150	PCカード

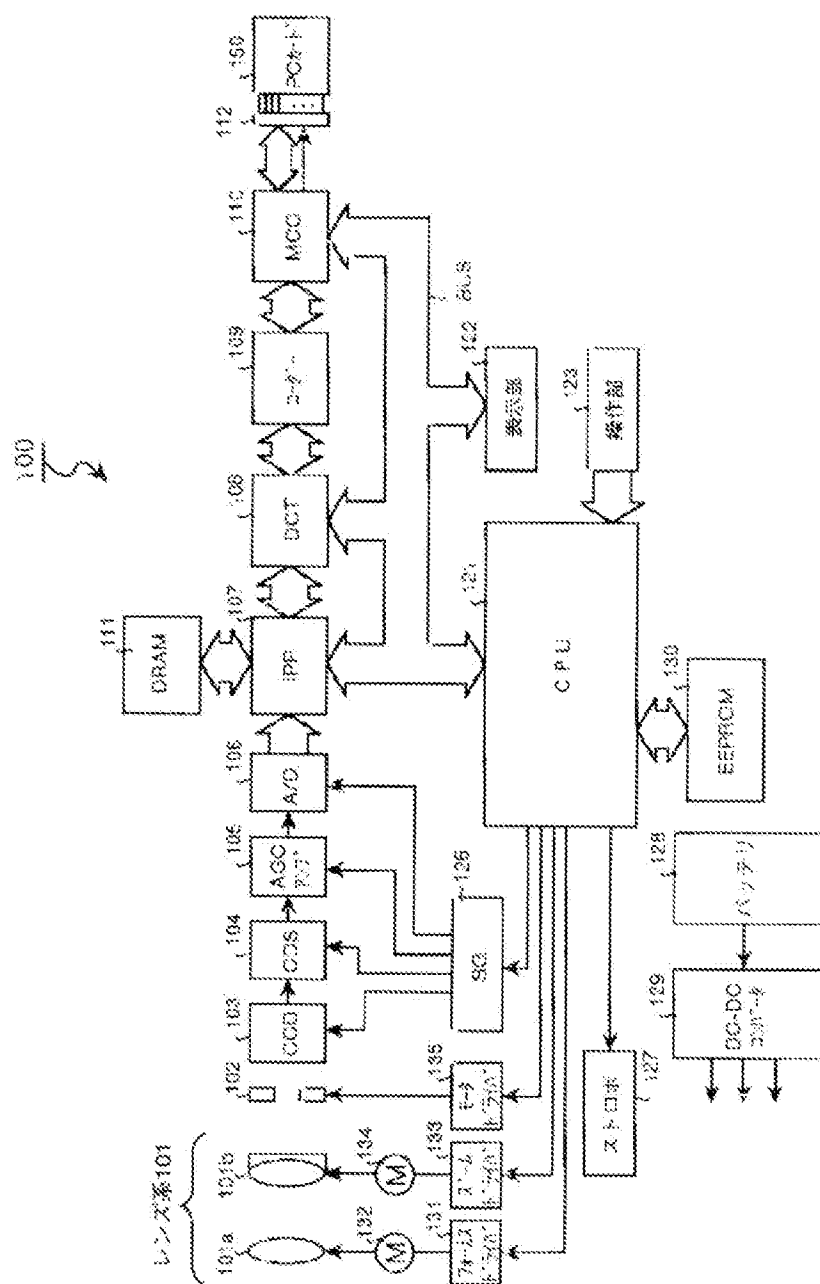
【図2】



【図4】



【図1】





【図3】

